



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 10-2002-0088427  
Application Number

출원년월일 : 2002년 12월 31일  
Date of Application DEC 31, 2002

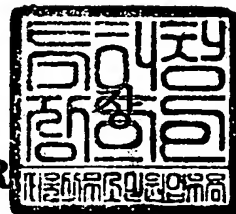
출원인 : 엘지.필립스 엘시디 주식회사  
Applicant(s) LG.PHILIPS LCD CO., LTD.



2003      06      18      일  
          년      월

특      허      청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0110
【제출일자】	2002. 12. 31
【발명의 명칭】	유기전계 발광소자와 그 제조방법
【발명의 영문명칭】	The organic electro-luminescence device and method for fabricating of the same
【출원인】	
【명칭】	엘지 . 필립스엘시디(주)
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	정원기
【대리인코드】	9-1998-000534-2
【포괄위임등록번호】	1999-001832-7
【발명자】	
【성명의 국문표기】	박재용
【성명의 영문표기】	PARK, JAE YONG
【주민등록번호】	681112-1894818
【우편번호】	431-070
【주소】	경기도 안양시 동안구 평촌동 꿈마을 건영아파트 305동 701호
【국적】	KR
【발명자】	
【성명의 국문표기】	유충근
【성명의 영문표기】	YOO, CHOONG KEUN
【주민등록번호】	720708-1079619
【우편번호】	403-032
【주소】	인천광역시 부평구 청천2동 광명아파트 103-610
【국적】	KR
【발명자】	
【성명의 국문표기】	김옥희
【성명의 영문표기】	KIM, OCK HEE

【주민등록번호】	721110-2474312
【우편번호】	430-016
【주소】	경기도 안양시 만안구 안양6동 435-1 프리빌 711호
【국적】	KR
【발명자】	
【성명의 국문표기】	이남양
【성명의 영문표기】	LEE,NAM YANG
【주민등록번호】	580123-1024825
【우편번호】	463-729
【주소】	경기도 성남시 분당구 수내동 54 파크타운 삼익아파트 120-604
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 정원기 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	16 면 16,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	22 항 813,000 원
【합계】	858,000 원
【첨부서류】	1. 요약서·명세서(도면)_1통

**【요약서】****【요약】**

본 발명은 유기전계 발광소자에 관한 것으로 특히, 유기 전계 발광소자의 제조방법에 관한 것이다.

요약하면, 본 발명에 따른 유기전계 발광소자는 제 1 기판에 박막트랜지스터 어레이부를 구성하고, 제 1 기판과 합착되는 제 2 기판에 유기 발광부를 구성하는 듀얼 플레이트(dual plate) 구조이다.

전술한 구성에서, 상기 박막트랜지스터 어레이부에 구성된 제 1 연결전극과 상기 발광부의 제 2 전극이 접촉되도록 하여, 상기 연결전극을 통해 박막트랜지스터 어레이부의 신호가 상기 발광부에 전달되도록 한다.

또한, 상기 발광부의 제 1 전극에 신호를 전달하는 공통전극은 박막트랜지스터 어레이부의 외곽에 구성하고, 공통전극과 상기 제 1 전극을 연결하는 제 2 연결전극이 더욱 구성된다.

전술한 구성에서, 제 2 연결전극과 상기 발광부의 접촉을 방지하기 위해, 상기 박막트랜지스터 어레이부의 외곽, 즉 공통전극이 형성된 안쪽으로 더미 화소를 추가로 형성한다. 상기 더미화소는 상기 제 2 전극을 형성하는 공정중 사용되는 마스크의 얼라인 마진 역할을 하게 된다.

따라서, 상기 더미 화소는 상기 제 2 전극을 형성하는 공정 중 공정오차가 발생하여, 상기 더미화소에 있는 제 1 전극이 제 2 전극과 접촉하여도 구동에는 영향을 주지

않는다. 왜냐하면 더미 화소에 대응하는 제 2 전극은 다른 영역의 제 2 전극과는 달리 제 1 연결전극이 연결되지 않아 전기적으로 플로팅된 상태로 존재하기 때문이다.

【대표도】

도 6

## 【명세서】

## 【발명의 명칭】

유기전계 발광소자와 그 제조방법{The organic electro-luminescence device and method for fabricating of the same}

## 【도면의 간단한 설명】

도 1은 유기전계 발광소자를 개략적으로 도시한 단면도이고,

도 2는 종래의 유기전계 발광소자의 한 화소를 개략적으로 도시한 확대 평면도이고,

도 3은 유기전계 발광소자의 평면구성을 개략적으로 도시한 평면도이고,

도 4는 도 2의 III-III', 도 3의 IV-IV'를 따라 절단한 단면도이고,

도 5는 본 발명에 따른 유기전계 발광소자의 평면구성을 개략적으로 도시한 평면도이고,

도 6은 도 5의 VI-VI'을 따라 절단한 본 발명에 따른 유기전계 발광소자의 구성을 개략적으로 도시한 단면도이고,

도 7a 내지 도 7d는 도 2의 III-III'과 도 5의 VII-VII'을 따라 절단하여, 본 발명의 공정순서에 따라 도시한 공정 단면도이고,

도 8a 내지 도 8c는 본 발명에 따른 유기전계 발광소자의 유기발광부의 제조공정을 공정순서대로 도시한 공정 단면도이다.

## &lt;도면의 주요부분에 대한 부호의 설명&gt;

100 : 제 1 기판(하부기판)	122 : 드레인 전극
126 : 공통전극	130 : 제 1 연결전극
132 : 제 2 연결전극	200 : 제 2 기판(하부기판)
202 : 제 1 전극(양극전극)	203 : 보조 절연패턴
204 : 격벽	206 : 발광층
208 : 제 2 전극	300 : 셀패턴

## 【발명의 상세한 설명】

## 【발명의 목적】

## 【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <16> 본 발명은 유기전계 발광소자에 관한 것으로 특히, 제 1 기판에는 박막트랜지스터 어레이부를 구성하고 제 1 기판과 합착되는 제 2 기판에는 유기전계 발광부를 구성한 이중 플레이트 구조의 유기전계 발광소자(DPOLED)와 그 제조방법에 관한 것이다.
- <17> 일반적으로, 유기전계 발광소자는 전자(electron) 주입전극(cathode)과 정공(hole) 주입전극(anode)으로부터 각각 전자(electron)와 정공(hole)을 발광층 내부로 주입시켜, 주입된 전자(electron)와 정공(hole)이 결합한 엑시톤(exciton)이 여기상태로부터 기저 상태로 떨어질 때 발광하는 소자이다.
- <18> 이러한 원리로 인해 종래의 박막 액정표시소자와는 달리 별도의 광원을 필요로 하지 않으므로 소자의 부피와 무게를 줄일 수 있는 장점이 있다.

- <19> 또한, 유기전계 발광소자는 고품위 패널특성(저전력, 고휘도, 고반응속도, 저중량)을 나타낸다. 이러한 특성때문에 OLED는 이동통신 단말기, CHS, PDA, Camcorder, Palm PC등 대부분의 consumer전자 응용제품에 사용될수 있는 강력한 차세대 디스플레이로 여겨지고 있다.
- <20> 또한 제조 공정이 단순하기 때문에 생산원가를 기존의 LCD보다 많이 줄일 수 있는 장점이 있다.
- <21> 이러한 유기전계 발광소자를 구동하는 방식은 수동 매트릭스형(passive matrix type)과 능동 매트릭스형(active matrix type)으로 나눌 수 있다.
- <22> 상기 수동 매트릭스형 유기전계 발광소자는 그 구성이 단순하여 제조방법 또한 단순 하나 높은 소비전력과 표시소자의 대면적화에 어려움이 있으며, 배선의 수가 증가하면 할 수록 개구율이 저하되는 단점이 있다.
- <23> 반면 능동 매트릭스형 유기전계 발광소자는 높은 발광효율과 고 화질을 제공할 수 있는 장점이 있다.
- <24> 도 1은 종래의 유기전계 발광소자의 구성을 개략적으로 도시한 도면이다.
- <25> 도시한 바와 같이, 유기전계 발광소자(10)는 투명한 제 1 기판(12)의 상부에 박막 트랜지스터(T)어레이부(14)와, 박막트랜지스터 어레이부(14)와 전기적으로 연결되는 제 1 전극(16)과 유기 발광층(18)과 제 2 전극(20)이 구성된다.
- <26> 이때, 상기 발광층(18)은 적(R),녹(G),청(B)의 컬러를 표현하게 되는데, 일반적인 방법으로는 상기 각 화소(P)마다 적,녹,청색을 발광하는 별도의 유기물질을 패터하여 사용한다.



- <27>       상기 제 1 기판(12)이 흡습제(22)가 부착된 제 2 기판(28)과 실런트(26)를 통해 합착되므로써 캡슐화된 유기전계 발광소자(10)가 완성된다.
- <28>       이때, 상기 흡습제(22)는 캡슐내부에 침투할 수 있는 수분과 산소를 제거하기 위한 것이며, 기판(28)의 일부를 식각하고 식각된 부분에 흡습제(22)를 채우고 테이프(25)로 고정한다.
- <29>       도 2는 종래의 유기전계 발광소자에 구성되는 박막트랜지스터 어레이부를 개략적으로 도시한 평면도이다.
- <30>       일반적으로, 능동 매트릭스형 박막트랜지스터 어레이부는 기판(12)에 정의된 다수의 화소마다 스위칭 소자( $T_S$ )와 구동 소자( $T_D$ )와 스토리지 캐패시터(storage capacitor :  $C_{ST}$ )가 구성되며, 동작의 특성에 따라 상기 스위칭 소자( $T_S$ ) 또는 구동 소자( $T_D$ )는 각각 하나 이상의 박막트랜지스터의 조합으로 구성될 수 있다.
- <31>       이때, 상기 기판(12)은 투명한 절연 기판을 사용하며, 그 재질로는 유리나 플라스틱을 예를 들 수 있다.
- <32>       도시한 바와 같이, 기판(12)상에 서로 소정 간격 이격 하여 일 방향으로 구성된 게이트 배선(32)과, 게이트 배선(32)과 절연막을 사이에 두고 교차하는 데이터 배선(34)이 구성된다.
- <33>       동시에, 상기 데이터 배선(34)과 평행하게 이격되며 게이트 배선과 교차하는 전원 배선(35)이 구성된다.

- <34>      상기 스위칭 소자( $T_S$ )와 구동 소자( $T_D$ )로 각각 게이트 전극(36,38)과 액티브층(40,42)과 소스 전극(46,48) 및 드레인 전극(50,52)을 포함하는 박막트랜지스터가 사용된다.
- <35>      전술한 구성에서, 상기 스위칭 소자( $T_S$ )의 게이트 전극(36)은 상기 게이트 배선(32)과 연결되고, 상기 소스 전극(46)은 상기 데이터 배선(34)과 연결된다.
- <36>      상기 스위칭 소자( $T_S$ )의 드레인 전극(50)은 상기 구동 소자( $T_D$ )의 게이트 전극(38)과 콘택홀(54)을 통해 연결된다.
- <37>      상기 구동 소자( $T_D$ )의 소스 전극(48)은 상기 전원 배선(35)과 콘택홀(56)을 통해 연결된다.
- <38>      또한, 상기 구동 소자( $T_D$ )의 드레인 전극(52)은 화소부(P)에 구성된 제 1 전극(16)과 접촉하도록 구성된다.
- <39>      이때, 상기 전원 배선(35)과 그 하부의 다결정 실리콘층인 제 1 전극(15)은 절연막을 사이에 두고 겹쳐져 스토리지 캐패시터( $C_{ST}$ )를 형성한다.
- <40>      이하, 도 3은 전술한 바와 같은 어레이구성을 가진 유기전계 발광소자의 평면구성을 개략적으로 도시한 평면도이다.
- <41>      도시한 바와 같이, 기판(12)의 일 측에는 데이터 패드부(E)가 구성되고, 데이터 패드부와 평행하지 않은 기판의 양측에는 게이트 패드부(F1,F2)가 각각 구성된다.
- <42>      상기 데이터 패드부(E)와 평행한 기판(12)의 일 측에는 공통전극(39)을 구성한다.

- <43> 이때, 상기 공통전극(39)은 상기 제 2 전극(음극 전극이며 공통전압을 입력받는 전극)(도 1의 20)에 공통전압을 인가하여 제 2 전극의 전위를 유지하도록 하는 역할을 한다.
- <44> 이하, 도 4를 참조하여 종래에 따른 유지전계 발광소자의 단면 구성을 설명한다.
- <45> 도 4는 도 2의 III-III'과 도 3의 IV-IV'를 절단한 단면도이다.
- <46> (도 2의 구성은 도 3의 한 부분이므로 연속하여 절단하였다고 생각하고 이를 도 4의 단면도로 나타낸다.)
- <47> 도시한 바와 같이, 유기전계 발광소자는 게이트 전극(38)과, 액티브층(42)과 소스 전극(48)과 드레인 전극(52)을 포함하는 구동소자인 박막트랜지스터( $T_D$ )가 구성되고, 구동소자( $T_D$ )의 상부에는 절연막(57)을 사이에 두고 구동소자( $T_D$ )의 드레인 전극(52)과 접촉하는 제 1 전극(양극 전극)(16)과, 제 1 전극(16)의 상부에 특정한 색의 빛을 발광하는 발광층(18)과, 발광층(18)의 상부에는 제 2 전극(음극 전극)(20)이 구성된다.
- <48> 상기 구동소자( $T_D$ )와는 병렬로 스토리지 캐패시터( $C_{ST}$ )가 구성되며, 소스 전극(56)은 스토리지 캐패시터( $C_{ST}$ )의 제 2 전극(전원배선)(35)과 접촉하여 구성되며, 상기 제 2 전극(35)의 하부에는 상기 제 1 전극(15)이 구성된다.
- <49> 상기 구동소자( $T_D$ )와 스토리지 캐패시터( $C_{ST}$ )와 유기 발광층(18)이 구성된 기판의 전면에는 제 2 전극(20)이 구성된다.
- <50> 전술한 구성에서, 기판(12)의 외곽에는 상기 제 2 전극(20)에 공통전압을 인가하는 공통전극(39)을 상기 구동소자 및 스위칭 소자의 게이트 전극과 동일층 동일물질로 형성한다.

<51>       상기 공통 전극(39)은 상부에 구성된 다수의 절연막을 식각한 제 1 콘택홀(50)과 제 2 콘택홀(52)에 의해 일부가 노출되며, 상기 제 2 전극(20)은 제 1 콘택홀(50)을 통해 공통전극(39)과 접촉하는 구성이고, 상기 제 2 콘택홀(52)은 외부에 구성되는 전원부에서 상기 제 2 전극(20)에 전달할 공통전압을 입력받기 위해, 외부의 전원배선(미도시)과 공통전극을 연결하기 위한 구성이다.

<52>       전술한 바와 같은 구성을 통해 종래의 유기전계 발광소자를 제작할 수 있다.

**【발명이 이루고자 하는 기술적 과제】**

<53>       그러나, 종래의 경우와 같이, 단일 기판 상에 박막트랜지스터 어레이부와 발광부를 형성하는 경우, 박막트랜지스터의 수율과 유기 발광층의 수율의 곱이 박막트랜지스터와 유기 발광층을 형성한 패널의 수율을 결정하게 된다.

<54>       따라서, 종래의 경우와 같이 구성된 하판은 상기 유기 발광층의 수율에 의해 패널의 수율이 크게 제한되는 문제점을 가지고 있었다.

<55>       특히, 박막트랜지스터가 양호하게 형성되었다 하더라도, 1000Å 정도의 박막을 사용하는 유기 발광층의 형성시 이물이나 기타 다른 요소에 의해 불량이 발생하게 되면 패널은 불량등급으로 판정된다.

<56>       이로 인하여 양품의 박막트랜지스터를 제조하는데 소요되었던 제반 경비 및 원재료비의 손실로 이어지고, 수율이 저하되는 문제점을 가지고 있었다.

- <57> 또한, 전술한 바와 같은 하부 발광방식은 인캡슐레이션에 의한 안정성 및 공정성 자유도가 높은 반면 개구율의 제한이 있어 고해상도 제품에 적용하기 어려운 문제점이 있다.
- <58> 앞서 설명하지는 않았지만, 상부 발광방식은 빛이 상부로 나오기 때문에 빛이 나가는 방향이 하부의 박막트랜지스터 어레이부와 무관하여 박막트랜지스터 설계가 용이하고, 개구율 향상이 가능하기 때문에 제품수명 측면에서 유리하지만, 기존의 상부 발광방식 구조에서는 유기전계 발광층 상부에 통상적으로 음극이 위치함에 따라 재료 선택폭이 좁기 때문에 투과도가 제한되어 광효율이 저하되는 점과, 광투과도의 저하를 최소화하기 위해 박막형 보호막을 구성해야 하는 경우 외기를 충분히 차단하지 못하는 문제점이 있었다.
- <59> 본원 발명은 이를 해결하기 위한 목적으로 제안된 것으로, 상기 박막트랜지스터 어레이부와 발광부를 별도의 기판에 구성한 후 이를 합착한 상부 발광 방식의 유기전계 발광소자와 그 제조방법을 제안한다.
- <60> 전술한 바와 같은 듀얼플레이트 구조의 유기전계 발광소자는 상기 박막트랜지스터 어레이부의 구동소자와 상기 발광부의 제 2 전극을 연결하는 제 1 연결전극을 구성하고, 상기 어레이기판의 외곽에 구성되는 공통전극을 기존 보다 상위층에 구성하고, 또한 상기 공통전극과 상부기판에 구성된 제 1 전극(양극 전극)과의 연결을 용이하게 하기 위해 제 2 연결전극을 더욱 구성한다.
- <61> 이때, 상기 발광소자의 평면적인 구성에서, 상기 공통전극의 안쪽에 대응하는 표시부의 경계에 격벽을 가진 더미 화소(dummy pixel)를 추가로 구성한다.

- <62>      상기 더미화소에 대응하는 어레이기판에는 스위칭 및 구동소자를 구성하지 않는다.  
따라서 공정 중 상기 발광부의 제 1 전극과 제 2 전극이 공정상 오차로 인해 접촉하는  
불량이 발생하여도 이는 발광동작에 영향을 미치지 않는다.
- <63>      왜냐하면, 상기 제 2 전극은 화소영역마다 독립적으로 패터닝될 뿐 아니라, 상기 더미  
화소에 구성된 제 2 전극은 하부의 구동소자와 연결되어 있지 않아 전기적으로 플로팅된  
상태이기 때문이다.
- <64>      전술한 바와 같은 구성은 종래의 유기전계 발광소자의 문제를 해결할 수 있고, 또  
한 공통전극과 연결되는 발광부의 제 1 전극이 상기 발광부의 제 2 전극과 접촉하여 나  
타나는 접촉불량을 방지할 수 있다.
- <65>      따라서, 고개구율 및 고화질을 구현하는 유기전계 발광소자를 제작할 수 있고, 수  
율을 개선할 수 있다.

#### 【발명의 구성 및 작용】

- <66>      전술한 바와 같은 목적을 달성하기 위한 본 발명의 특징에 따른 유기전계 발광소자  
는 서로 이격 하여 구성되고 표시부에는 다수의 화소영역이 정의되고, 표시부의 외곽에  
는 더미화소영역이 정의된 제 1 기판과 제 2 기판과; 상기 제 1 기판의 마주보는 일면의  
외곽에 구성된 공통 전극과; 상기 제 1 기판에 정의된 화소부의 일 측에 구성되고, 게  
이트 전극과 액티브층과 소스 전극과 드레인 전극을 포함하는 구동 박막트랜지스터와;  
상기 드레인 전극과 접촉하는 제 1 연결전극과; 상기 제 1 연결전극과 동일층 동일물질  
로 구성되고, 상기 공통 전극과 연결된 제 2 연결전극과; 상기 제 1 기판과 마주보는 제

2 기판의 전면에 구성되고, 기판의 외곽에서 상기 제 2 연결전극과 접촉하여 구성된 제 1 전극과; 상기 제 1 전극 상부의 상기 화소영역 및 더미화소영역의 경계에 구성된 격벽과; 상기 제 1 전극의 상부에 구성된 유기발광층과; 상기 유기발광층의 상부에 상기 화소 영역마다 독립적으로 패턴되어 구성되고, 상기 제 1 연결전극과 접촉하는 제 2 전극에 있어서, 상기 더미 화소영역에 대응하는 제 2 전극은 상기 제 1 연결전극과 연결되지 않은 제 2 전극과; 상기 제 1 기판과 제 2 기판을 부착하는 실런트를 포함한다.

<67>       상기 스위칭 박막트랜지스터의 소스 전극은 상기 데이터 배선과 연결되고, 드레인 전극은 상기 구동 박막트랜지스터의 게이트 전극과 연결되고, 상기 게이트 전극은 게이트 배선과 연결되어 구성된다.

<68>       상기 구동 박막트랜지스터와 연결되어 신호전류를 인가하는 전원배선이 구성되며, 상기 구동 박막트랜지스터와 병렬로 연결된 스토리지 캐패시터가 더욱 구성된다.

<69>       상기 제 1 전극은 상기 발광층에 holes 주입하는 양극 전극(anode electrode)이고, 제 2 전극은 상기 발광층에 전자를 주입하는 음극 전극(cathode electrode)이며, 상기 제 1 전극은 인듐-틴-옥사이드(ITO)이고, 제 2 전극은 칼슘(Ca), 알루미늄(Al), 마그네슘(Mg)을 포함하는 금속 중 선택된 하나로 구성한다.

<70>       상기 제 1 연결전극과 발광부의 제 1 전극 사이에 상기 제 2 전극과 동일한 물질로 구성된 보조 전극이 더욱 구성한다.

<71>       전술한 구성에서, 상기 더미화소영역은 표시영역의 외곽의 비표시 영역에 추가로 구성된것이고, 하나 이상 구성될 수있다.

<72>       상기 격벽과 제 1 전극 사이에 절연패턴이 더욱 구성된다.

<73> 본 발명의 특징에 따른 유기전계 발광소자 제조방법은 서로 이격 하여 구성되는 제 1 및 제 2 기판의 표시부에는 다수의 화소영역을 정의하고, 표시부의 외곽에는 더미화소 영역을 정의하는 단계와; 상기 제 1 기판의 마주보는 일면의 외곽에 공통 전극을 형성하는 단계와; 상기 제 1 기판에 정의된 화소부의 일 측에 게이트 전극과 액티브층과 소스 전극과 드레인 전극을 포함하는 스위칭 박막트랜지스터와 이에 연결된 구동 박막트랜지스터를 형성하는 단계와; 상기 구동 박막트랜지스터의 드레인 전극과 접촉하는 제 1 연결전극을 형성하는 단계와; 상기 제 1 연결전극과 동일층 동일물질로 형성되고, 상기 공통 전극과 연결된 제 2 연결전극을 형성하는 단계와; 상기 제 1 기판과 마주보는 제 2 기판의 전면에 형성되고, 기판의 외곽에서 상기 제 2 연결전극과 접촉하는 제 1 전극을 형성하는 단계와; 상기 제 1 전극 상부의 상기 화소영역 및 더미화소영역의 경계에 격벽을 형성하는 단계와; 상기 제 1 전극의 유기발광층을 형성하는 단계와; 상기 유기 발광층의 상부에 상기 화소 영역마다 독립적으로 패터닝되어 형성되고, 상기 제 1 연결전극과 접촉하는 제 2 전극에 있어서, 상기 더미 화소영역에 대응하는 제 2 전극은 상기 제 1 연결전극과 연결되지 않는 제 2 전극을 형성하는 단계와; 상기 제 1 기판과 제 2 기판을 실런트를 통해 부착하는 단계를 포함한다.

<74> 이하, 첨부한 도면을 참조하여 본 발명에 따른 바람직한 실시예를 설명한다.

<75> -- 실시예 --

<76> 본 발명은 듀얼플레이트 구조의 유기전계 발광소자로서 표시부의 경계에 더미 화소를 더욱 구성한 것을 특징으로 한다.

<77> 이하, 도 5는 본 발명에 따른 유기전계 발광소자의 평면 구성을 개략적으로 도시한 평면도이다.



- <78> 도시한 바와 같이, 본 발명에 따른 유기전계 발광소자(99)는 박막트랜지스터 어레이부가 구성된 제 1 기판(100)과 유기 발광부가 구성된 제 2 기판(200)으로 구성되며, 상기 두 기판은 실런트(300)를 통해 합착된다.
- <79> 상기 제 1 기판(100)의 외곽에 구성되고 공통전압을 입력하는 공통전극(126)을 상기 제 1 및 제 2 기판(100,200)의 합착 경계에 걸쳐 구성한다.
- <80> 그리고, 상기 공통전극(126)의 안쪽 표시부의 경계(G)에 더미 화소(dummy pixel, P<sub>D</sub>)를 더욱 구성한다.
- <81> 상기 더미화소에 대응하는 제 1 기판에는 구동소자와 스위칭 소자를 구성하지 않는다.
- <82> 이하, 도 6을 참조하여 전술한 바와 같은 평면구성을 가지는 유기전계 발광소자의 개략적인 단면구성을 설명한다.
- <83> 도 6은 도 5의 VII-VII'을 따라 절단하여 이를 개략적으로 도시한 단면도이다.
- <84> (편의상 박막트랜지스터 어레이부의 구동소자와 화소영역에 대응하는 단면구성만을 연속하여 표시한다.)
- <85> 도시한 바와 같이, 본 발명에 따른 유기전계 발광소자(99)는 투명한 제 1 기판(100)과 제 2 기판(200)을 실런트(sealant)(300)를 통해 합착하여 구성한다.
- <86> 상기 제 1 기판(100)의 상부에는 다수의 화소부(발광부)(P)가 정의되고, 각 화소부(P)의 일측마다 박막트랜지스터(스위칭 소자와 구동소자)(T)와 어레이 배선(미도시)이 구성된다.

- <87>      상기 제 2 기판(200)의 상부에는 투명한 홀 주입전극인 제 1 전극(202)을 구성한다.
- <88>      상기 제 1 전극(202)의 상부에는 화소영역(P)의 경계에 대응하여 격벽(204)을 형성하고, 격벽(204)안쪽의 화소영역(P)에 대응하여 유기 발광층(206)과, 제 2 전극(208)을 차례로 구성한다. 상기 격벽(204)과 제 1 전극(202)의 사이에는 절연 보조 패턴(203)을 더 구성한다.
- <89>      상기 제 2 전극(208)과 구동 소자( $T_D$ )의 드레인 전극(122)은 별도의 제 1 연결전극(130)을 통해 간접적으로 연결된다. 즉, 상기 제 1 연결전극(130)을 제 1 기판(100)에 구성하고 제 1 및 제 2 기판(100, 200)을 합착 하면 제 1 연결전극(130)이 발광층(204)의 상부에 구성된 전자 주입전극인 제 2 전극(208)과 접촉하게 된다.
- <90>      전술한 구성에서, 상기 제 1 기판(100)의 외곽에는 공통 전극(126)이 구성되며, 상기 공통 전극(126)과 접촉하는 제 2 연결전극(132)을 더욱 구성하여 제 2 기판(200)에 구성된 제 1 전극(202)과 접촉을 용이하게 하도록 한다.
- <91>      이때, 상기 제 1 전극이 투명전극임으로 저항이 높기 때문에 상기 제 2 전극과 동일한 물질로 상기 노출된 제 1 전극(202)의 상부에 보조 전극(210)을 구성하다.
- <92>      이때, 상기 공통전극(126)의 안쪽이 발광소자의 둘레에 더미 화소( $P_D$ )를 더욱 구성하고, 더미 화소( $P_D$ )에 대응하는 부분의 제 1 기판(100)에는 구동소자와 스위칭 소자를 구성하지 않아, 상기 더미 화소( $P_D$ )에 대응하여 구성된 발광부의 제 2 전극(208)을 전기적으로 플로팅(floating)되도록 한다.

- <93> 따라서, 공정상 오차로 상기 제 1 전극(202)이 상기 제 2 전극(208)과 접촉하여도 발광부를 구동하는데 아무런 영향을 미치지 못한다.
- <94> 이하, 도 7a 내지 도 7c를 참조하여, 본 발명에 따른 박막트랜지스터 어레이부의 형성공정을 설명한다.
- <95> 도 7a 내지 도 7c는 본 발명에 따른 유기전계 발광소자의 박막트랜지스터 어레이부의 제조방법을 공정 순서에 따라 도시한 공정 단면도이다.
- <96> (도 7a 내지 도 7c는 도 2의 III-III'과 도 5의 VI-VI'을 따라 절단한 단면도이다.)
- <97> 도 7a에 도시한 바와 같이, 기판에 다수의 화소영역(P)과 스토리지 영역(C)과 표시부의 경계에 대응하여 더미 화소영역(P<sub>D</sub>)을 추가로 정의한다.
- <98> 상기 화소영역의 일측에는 스위칭 영역(S)과 구동영역(D)을 정의한다.
- <99> 상기 다수의 영역(D, S, C, P, P<sub>D</sub>)이 정의된 기판(100)의 전면에 질화 실리콘(SiN<sub>x</sub>)과 산화 실리콘(SiO<sub>2</sub>)을 포함하는 실리콘 절연물질 그룹 중 선택된 하나로 제 1 절연막인 버퍼층(102)을 형성한다.
- <100> 상기 버퍼층(102)의 상부에 비정질 실리콘(a-Si:H)을 증착한 후 탈수소화 과정과 열을 이용한 결정화 공정을 진행하여 다결정 실리콘층을 형성하고 패터ন하여, 상기 구동영역(D)과 스토리지 영역(C)에 액티브층(104, 105)을 형성한다.
- <101> 상기 스토리지 영역(C)에 구성된 액티브층(105)은 표면에 불순물을 증착하는 방법으로 전극의 역할을 하도록 함으로써 스토리지 캐패시터의 제 1 전극으로 기능한다.
- <102> 상기 구동 영역(D)에 형성한 액티브층(104)은 제 1 액티브 영역(104a)과, 제 1 액티브 영역(104a)의 양측을 각각 제 2 액티브 영역(104b)으로 정의한다.

- <103> 다음으로, 상기 제 1 액티브 영역(104a)의 상부에 제 2 절연막인 게이트 절연막(106)과 게이트 전극(108)을 적층하여 구성한다.
- <104> 이때, 상기 게이트 절연막(106)은 기판(100)의 전면에 형성할 수 도 있다.
- <105> 게이트 절연막(106)은 질화 실리콘( $\text{SiN}_x$ )과 산화 실리콘( $\text{SiO}_2$ )을 포함하는 무기절연물질 그룹 중 선택된 하나로 형성한다.
- <106> 연속하여, 상기 게이트 전극(108)이 형성된 기판(100)의 전면에 3가 또는 4가의 불순물(B 또는 P)을 도핑하여 상기 제 2 액티브 영역(104b)을 오믹 콘택(ohmic contact)영역으로 형성한다.
- <107> 다음으로, 게이트 전극(108)이 형성된 기판(100)의 전면에 제 3 절연막인 층간 절연막(110)을 형성한다.
- <108> 상기 게이트 전극(108)은 알루미늄(Al)과 알루미늄 합금과 구리(Cu)와 텅스텐(W)과 탄탈륨(Ta)과 몰리브덴(Mo)을 포함한 도전성 금속그룹 중 선택된 하나로 형성하고, 층간 절연막(110)은 전술한 바와 같은 절연물질 그룹 중 선택된 하나로 형성한다.
- <109> 연속하여, 상기 스토리지 영역(C)의 상부에 도전성 금속으로 전원배선(112)을 형성한다. 스토리지 영역(C)을 지나는 전원배선(112)의 일부는 캐패시터 제 2 전극으로서 기능한다.
- <110> 도 7b에 도시한 바와 같이, 상기 전원배선(112)이 형성된 기판(100)의 전면에 제 4 절연막(114)을 형성한 후 패터닝하여, 상기 제 2 액티브 영역(104b)을 각각 노출하는 제 1 콘택홀(116)과 제 2 콘택홀(118)을 형성하는 동시에, 상기 파워배선(112)의 일부를 노출하는 제 3 콘택홀(120)을 형성한다.

- <111> 도 7c에 도시한 바와 같이, 층간 절연막(110)이 형성된 기판(100)의 전면에 크롬(Cr), 몰리브덴(Mo), 탄탈륨(Ta), 텅스텐(Wa)등을 포함하는 도전성 금속을 증착하고 패터닝하여, 상기 노출된 제 2 액티브 영역(104b)에 각각 접촉하는 드레인 전극(122)과 소스 전극(124)을 형성한다.
- <112> 동시에, 기판(100)의 외곽에 공통전극(126)을 형성한다.
- <113> 다음으로, 상기 드레인 및 소스 전극(122,124)과 공통전극(126)이 형성된 기판(100)의 전면에 제 5 절연막(128)을 형성한 후 패터닝하여, 상기 드레인 전극(122)의 일부를 노출하는 제 4 콘택홀(H)과, 상기 공통전극(126)의 양측을 각각 노출하는 제 5 및 제 6 콘택홀(I,J)을 형성한다.
- <114> 연속하여, 도 7d에 도시한 바와 같이, 상기 제 5 절연막(128)이 형성된 기판(100)이 전면에 도전성 금속을 증착하고 패터닝하여, 상기 드레인 전극(122)과 접촉하면서 화소부(P)에 구성된 제 1 연결전극(130)과, 상기 제 5 콘택홀(I)을 통해 공통패드(126)와 접촉하는 제 2 연결전극(132)을 형성한다.
- <115> 전술한 공정을 통해 본 발명에 따른 박막트랜지스터 어레이기판을 형성할 수 있다.
- <116> 전술한 구성에서, 상기 더미 화소영역(P<sub>D</sub>)에 대응하여 스위칭 소자와 구동소자를 형성하지 않는 것을 특징한다.
- <117> 이하, 도 8a 내지 도 8c를 통해, 상기 어레이기판과 접촉하는 발광부의 형성공정을 설명한다.
- <118> 도 8a 내지 도 8c는 본 발명에 따른 유기 발광층의 제조공정을 순서에 따라 도시한 공정 단면도이다.

- <119> 도 8a에 도시한 바와 같이, 투명한 절연기판(200)상에 화소영역(P)과 기판(200)의 주변으로 더미 화소영역(P<sub>D</sub>)을 정의한다.
- <120> 상기 영역이 정의된 기판(200)의 전면에 제 1 전극(202)을 형성한다.
- <121> 상기 제 1 전극(202)은 유기 발광층(미도시)에 홀(hole)을 주입하는 홀 주입 전극으로 주로 투명하며 일 함수(work function)가 높은 인듐-틴-옥사이드(ITO)를 증착하여 형성한다.
- <122> 다음으로, 상기 화소영역에 경계에 대응하여 보조 절연패턴(203)을 더욱 구성한다.
- <123> 다음으로, 상기 보조 절연패턴의 상부에 격벽(204)을 형성한다.
- <124> 상기 격벽(204)은 일반적으로 감광성 유기물질을 도포하고 패터ン하여 형성한다.
- <125> 상기 보조 절연패턴(203)은 이후 공정에서 형성되는 제 2 전극과 상기 제 1 전극(202)이 접촉할 수 있는 경우를 미리 방지하고자 구성하는 것이다.
- <126> 전술한 구성에서, 상기 보조 절연패턴(203)과 상기 격벽(204)은 바람직하게는 격자형상으로 구성한다.
- <127> 다음으로, 도 8b에 도시한 바와 같이, 상기 화소영역(P)에 대응하는 제 1 전극(202)의 상부에 상기 각 화소 영역(P)에 대응하여 위치하고 적(R), 녹(G), 청색(B)의 빛을 발광하는 유기 발광층(206)을 형성한다.
- <128> 이때, 상기 유기 발광층(206)은 단층 또는 다층으로 구성할 수 있으며, 상기 유기막이 다층으로 구성될 경우에는, 주발광층(206b)에 홀 수송층(Hole Transporting Layer)(206a)과 전자 수송층(Electron Transporting Layer : ETL)(206c)을 더욱 구성한다.

- <129> 다음으로, 도 8c에 도시한 바와 같이, 상기 발광층(206)의 상부에 제 2 전극(108)을 증착하는 공정을 진행한다.
- <130> 상기 제 2 전극(208)은 각 화소영역(P)에 대응하여 위치하며, 서로 독립되도록 구성한다.
- <131> 상기 제 2 전극(208)을 형성하는 공정과 동시에, 기판의 외곽에 상기 제 1 전극과 접촉하는 보조전극(210)을 형성한다.
- <132> 상기 보조전극(210)은 상기 제 2 전극(208)과 플로팅되어 구성된다.
- <133> 상기 제 2 전극(208)을 형성하는 물질은 알루미늄(Al)과 칼슘(Ca)과 마그네슘(Mg) 중 선택된 하나로 형성하거나 리튬플루오린/알루미늄(LiF/Al)의 이중 금속층으로 형성할 수 있다.
- <134> 전술한 바와 같은 공정을 통해 제작한 박막트랜지스터 어레이부와 발광부를 합착함으로써 도 5에 도시한 본 발명에 따른 유기전계 발광소자를 제작할 수 있다.
- <135> 전술한 바와 같은 본 발명에 따른 유기전계 발광소자는 상기 공통전극 안쪽의 표시 경계부에 대응하여 격벽을 가지는 더미 화소를 더욱 형성하는 것을 특징으로 한다.
- <136> 이와 같은 구성을 상기 박막트랜지스터 어레이부와 유기 발광부를 합착하는 공정에서 공정 마진(더미 화소 영역이 공정 마진이됨)을 확보 할 수 있는 구성이고, 상기 유기 발광부의 제 1 전극이 유기발광부의 제 2 전극과 전기적으로 완전하게 플로팅 되는 구조이다.

**【발명의 효과】**

- <137>        본 발명에 따른 유기전계 발광소자는 아래와 같은 효과가 있다.
- <138>        첫째, 상부 발광형이므로 하부 어레이패턴의 형상에 영향을 받지 않으므로 고 개구율을 확보할 수 있는 효과가 있다.
- <139>        둘째, 상기 유기전계 발광층을 박막트랜지스터 어레이패턴의 상부에 구성하지 않고 별도로 구성하기 때문에, 유기전계 발광층을 형성하는 공정 중 상기 박막트랜지스터에 미칠 수 있는 영향들을 고려하지 않아도 되므로 수율을 향상하는 효과가 있다.
- <140>        셋째, 표시부의 외곽에 전기적으로 플로팅된 더미 화소를 추가로 구성함으로써, 상기 공통전극과 연결되기 위해 노출된 제 1 전극이 유기발광부의 제 2 전극과 완벽하게 전기적으로 플로팅 될 수 있는 구성이다.
- <141>        즉, 상기 더미화소는 상기 제 2 전극을 형성하는 마스크 공정시 얼라인 마진 역할을 하게 된다.
- <142>        따라서, 공정 마진확보로 공정 상 수율을 개선하는 효과와 함께 신호 불량을 방지할 수 있는 효과가 있다.



## 【특허청구범위】

## 【청구항 1】

서로 이격 하여 구성되고 표시부에는 다수의 화소영역이 정의되고, 표시부의 외곽에는 더미화소영역이 정의된 제 1 기판과 제 2 기판과;

상기 제 1 기판의 마주보는 일면의 외곽에 구성된 공통 전극과;

상기 제 1 기판에 정의된 화소부의 일 측에 구성되고, 게이트 전극과 액티브층과 소스 전극과 드레인 전극을 포함하는 구동 박막트랜지스터와;

상기 드레인 전극과 접촉하는 제 1 연결전극과;

상기 제 1 연결전극과 동일층 동일물질로 구성되고, 상기 공통 전극과 연결된 제 2 연결전극과;

상기 제 1 기판과 마주보는 제 2 기판의 전면에 구성되고, 기판의 외곽에서 상기 제 2 연결전극과 접촉하여 구성된 제 1 전극과;

상기 제 1 전극 상부의 상기 화소영역 및 더미화소영역의 경계에 구성된 격벽과;

상기 제 1 전극의 상부에 구성된 유기발광층과;

상기 유기발광층의 상부에 상기 화소 영역마다 독립적으로 패터닝되어 구성되고, 상기 제 1 연결전극과 접촉하는 제 2 전극에 있어서, 상기 더미 화소영역에 대응하는 제 2 전극은 상기 제 1 연결전극과 연결되지 않은 제 2 전극과;

상기 제 1 기판과 제 2 기판을 부착하는 실런트

를 포함하는 유기전계 발광소자.

【청구항 2】

제 1 항에 있어서,

상기 액티브층은 다결정 실리콘인 유기전계 발광소자.

【청구항 3】

제 1 항에 있어서,

상기 스위칭 박막트랜지스터의 소스 전극은 상기 데이터 배선과 연결되고, 드레인 전극은 상기 구동 박막트랜지스터의 게이트 전극과 연결되고, 상기 게이트 전극은 게이트 배선과 연결된 유기전계 발광소자.

【청구항 4】

제 1 항에 있어서,

상기 구동 박막트랜지스터와 연결되어 신호전류를 인가하는 전원배선이 구성된 유기전계 발광소자.

【청구항 5】

제 1 항에 있어서,

상기 구동 박막트랜지스터와 병렬로 연결된 스토리지 캐패시터가 더욱 구성된 유기전계 발광소자.

**【청구항 6】**

제 1 항에 있어서,

상기 제 1 전극은 상기 발광층에 holes을 주입하는 양극 전극(anode electrode)이고,  
제 2 전극은 상기 발광층에 전자를 주입하는 음극 전극(cathode electrode)인 유기전계 발광소자.

**【청구항 7】**

제 6 항에 있어서,

상기 제 1 전극은 인듐-틴-옥사이드(ITO)인 유기전계 발광소자.

**【청구항 8】**

제 6 항에 있어서,

상기 제 2 전극은 칼슘(Ca), 알루미늄(Al), 마그네슘(Mg)을 포함하는 금속 중 선택된 하나로 구성된 유기전계 발광소자.

**【청구항 9】**

제 8 항에 있어서,

상기 제 1 연결전극과 발광부의 제 1 전극 사이에 상기 제 2 전극과 동일한 물질로 구성된 보조 전극이 더욱 구성되는 유기전계 발광소자.

**【청구항 10】**

제 1 항에 있어서,

상기 더미화소영역은 표시영역의 외곽의 비표시 영역에 추가로 구성된것이고, 하나 이상 구성될 수 있는 유기전계 발광소자.

**【청구항 11】**

제 1 항에 있어서,

상기 격벽과 제 1 전극 사이에 절연패턴이 더욱 구성된 유기전계 발광소자.

**【청구항 12】**

서로 이격 하여 구성되는 제 1 및 제 2 기판의 표시부에는 다수의 화소영역을 정의 하고, 표시부의 외곽에는 더미화소영역을 정의하는 단계와;

상기 제 1 기판의 마주보는 일면의 외곽에 공통 전극을 형성하는 단계와;

상기 제 1 기판에 정의된 화소부의 일 측에 게이트 전극과 액티브층과 소스 전극 과 드레인 전극을 포함하는 스위칭 박막트랜지스터와 이에 연결된 구동 박막트랜지스터 를 형성하는 단계와;

상기 구동 박막트랜지스터의 드레인 전극과 접촉하는 제 1 연결전극을 형성하는 단계와;

상기 제 1 연결전극과 동일층 동일물질로 형성되고, 상기 공통 전극과 연결된 제 2 연결전극을 형성하는 단계와;

상기 제 1 기판과 마주보는 제 2 기판의 전면에 형성되고, 기판의 외곽에서 상기 제 2 연결전극과 접촉하는 제 1 전극을 형성하는 단계와;

상기 제 1 전극 상부의 상기 화소영역 및 더미화소영역의 경계에 격벽을 형성하는 단계와;

상기 제 1 전극의 유기발광층을 형성하는 단계와;

상기 유기 발광층의 상부에 상기 화소 영역마다 독립적으로 패터닝되어 형성되고, 상기 제 1 연결전극과 접촉하는 제 2 전극에 있어서, 상기 더미 화소영역에 대응하는 제 2 전극은 상기 제 1 연결전극과 연결되지 않는 제 2 전극을 형성하는 단계와;

상기 제 1 기판과 제 2 기판을 실런트를 통해 부착하는 단계

를 포함하는 유기전계 발광소자 제조방법.

#### 【청구항 13】

제 12 항에 있어서,

상기 액티브층은 다결정 실리콘인 유기전계 발광소자 제조방법.

#### 【청구항 14】

제 12 항에 있어서,

상기 스위칭 박막트랜지스터의 소스 전극은 상기 데이터 배선과 연결되고, 드레인 전극은 상기 구동 박막트랜지스터의 게이트 전극과 연결되고, 상기 게이트 전극은 게이트 배선과 연결되는 유기전계 발광소자 제조방법.

【청구항 15】

제 12 항에 있어서,

상기 구동 박막트랜지스터의 소스 전극과 연결되어 신호전류를 인가하는 전원배선이 구성된 유기전계 발광소자 제조방법.

【청구항 16】

제 12 항에 있어서,

상기 구동 박막트랜지스터와 병렬로 연결되는 스토리지 캐패시터가 더욱 구성된 유기전계 발광소자 제조방법.

【청구항 17】

제 12 항에 있어서,

상기 제 1 전극은 상기 발광층에 holes을 주입하는 양극 전극(anode electrode)이고, 제 2 전극은 상기 발광층에 전자를 주입하는 음극 전극(cathode electrode)인 유기전계 발광소자 제조방법.

**【청구항 18】**

제 17 항에 있어서,

상기 제 1 전극은 인듐-틴-옥사이드(ITO)인 유기전계 발광소자 제조방법.

**【청구항 19】**

제 17 항에 있어서,

상기 제 2 전극은 칼슘(Ca), 알루미늄(Al), 마그네슘(Mg)을 포함하는 금속 중 선택된 하나로 구성된 유기전계 발광소자 제조방법.

**【청구항 20】**

제 19 항에 있어서,

상기 제 1 연결전극과 발광부의 제 1 전극 사이에 상기 제 2 전극과 동일한 물질로 보조 전극을 형성하는 단계를 더욱 포함하는 유기전계 발광소자 제조방법.

**【청구항 21】**

제 12 항에 있어서,

상기 더미화소영역은 표시영역의 외곽의 비표시 영역에 추가로 형성된 것이며, 하나 이상 구성될 수 있는 유기전계 발광소자 제조방법.

【청구항 22】

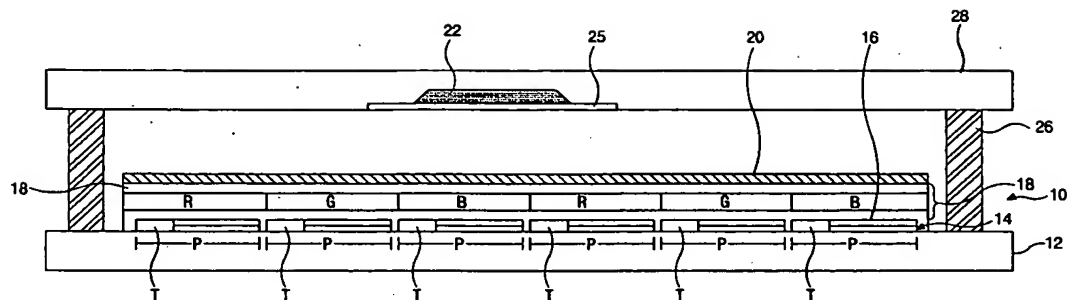
제 12 항에 있어서,

상기 격벽과 제 1 전극 사이에 절연패턴을 형성하는 단계를 더욱 포함하는 유기전  
계 발광소자 제조방법.

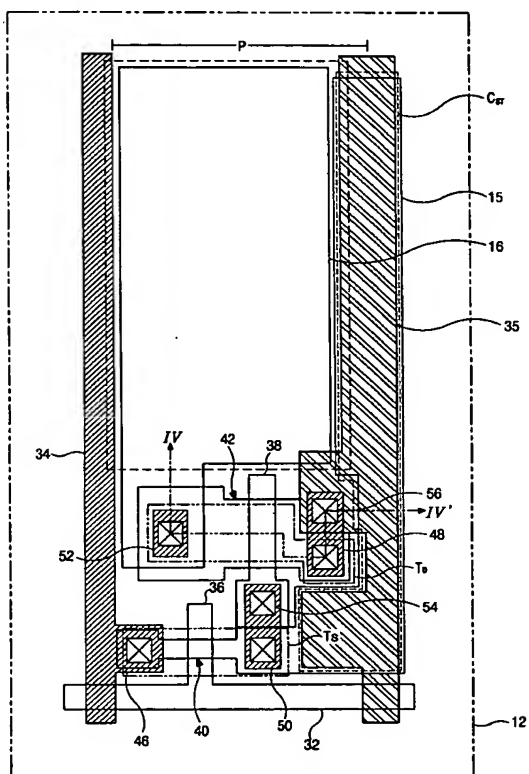


## 【도면】

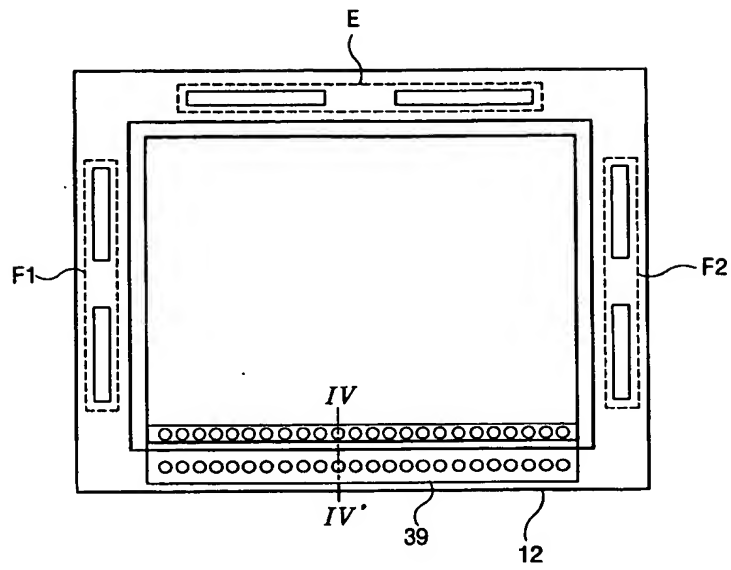
【도 1】



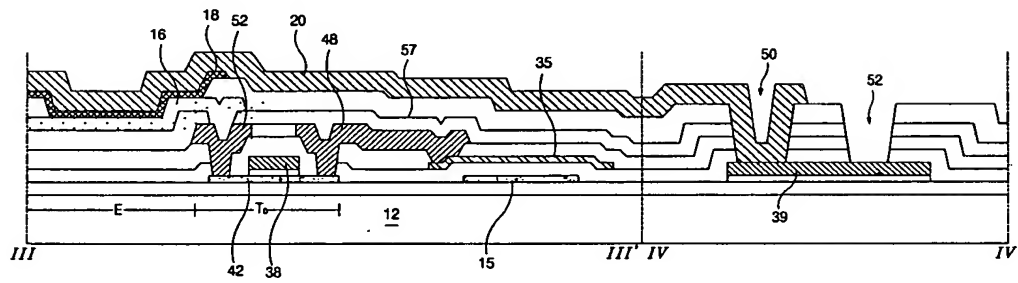
【도 2】



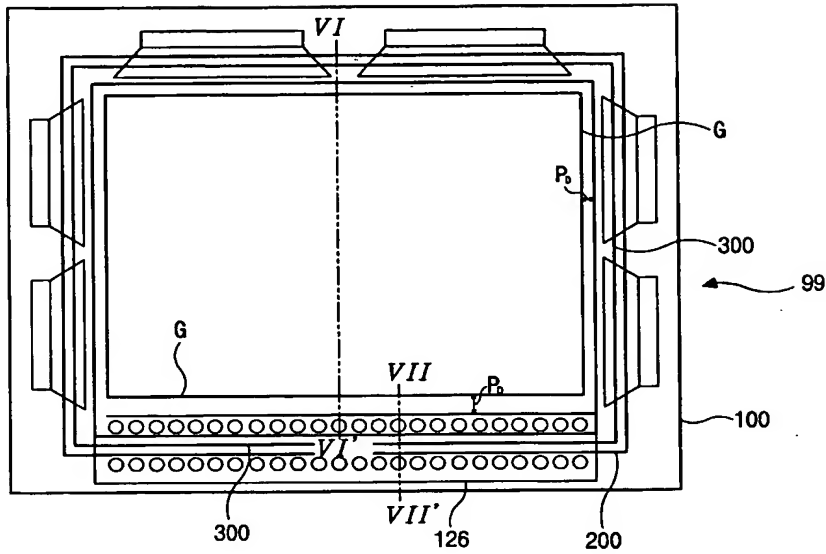
【도 3】



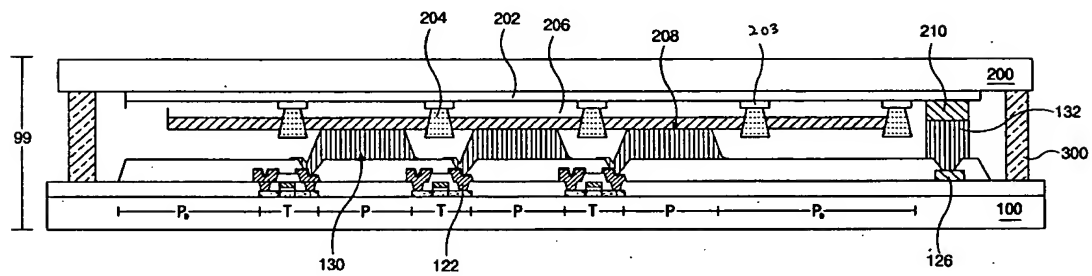
【도 4】



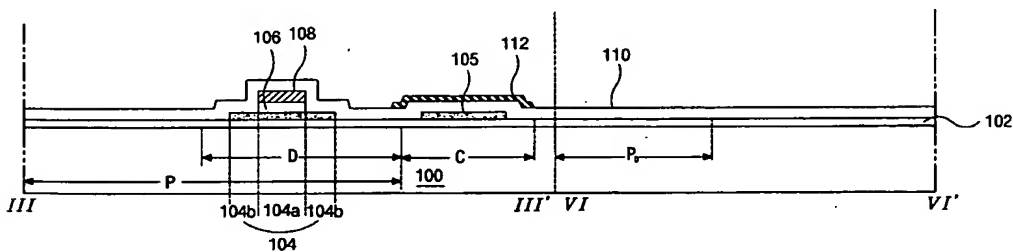
【도 5】



【도 6】



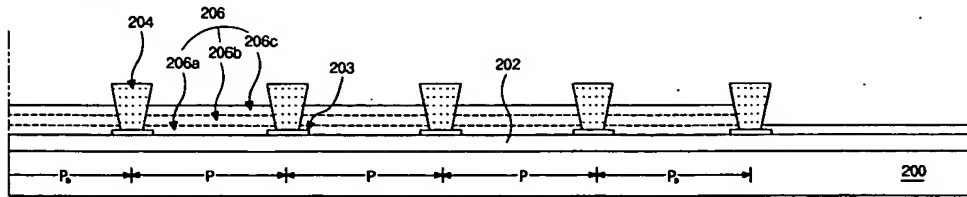
【도 7a】



[illegible]

Figure 1 is a cross-sectional view of a semiconductor device 100. The device includes a substrate with a thin layer 110. Various patterned layers are formed on the substrate, including layers 114, 122, 124, 128, 130, 105, 108, 132, and 126. Dimensions P, D, C, P<sub>0</sub>, H, I, and J are indicated.

【도 8b】



【도 8c】

